

Matteo Bollo

Ingegnere Informatico

ESPERIENZE PROFESSIONALI

- 01/04/2022 **Consulente Tecnologico per la divisione dei Development Architect, SAP**
oggi *Italia S.p.A.*, Viercatem (IT 20871), Consulente a tempo Indeterminato
Nell'ambito della divisione Development Architect:
- Referente per l'architettura cloud della Controll Room di monitoraggio raccolta rifiuti di una utility italiana.
 - Trasporto verso SAP BTP (infrastruttura cloud di SAP) di WebApp per rendere fruibile in mobilità le funzionalità di SAP S/4HANA.
 - Migrazione di ambiente cloud per una tra le maggiori catene di distribuzione d'Italia.
- 01/06/2018 **Specialista del Suoporto per la divisione DSC Innovation and Portfolio Lead,**
31/08/2022 *SAP Italia S.p.A.*, Roma (IT 00144), Specialista a tempo Indeterminato
Supporto all'innovazione di Iniziative progettuali nell'ambito della divisione Digital Supply Chain (DSC): In 4 anni nel ruolo di Specialista di Supporto ho collaborato in:
- Supporto dei clienti nelle sezioni di intervento a quattro mani;
 - 3 Proof-of-Concept innovativi;
 - 4 contesti di innovazione (finalista per 3 volte): vincitore dei premio Innovator Challenge 2021;
 - 7 gruppi di lavoro per iniziative innovative interne.
- 01/09/2017 **Analista e Sviluppatore Software, DYNAMIX Italia S.R.L.**, Torino, Sviluppatore a
30/04/2018 tempo Indeterminato
Sviluppo di business intelligence per la trasformazione e l'archiviazione dell'informazione:
- Programmazione di demoni per l'erogazione di servizi di rete (linguaggio Python).
 - Programmazione in ambiente Java EE con Spring (MVC e security) Framework.
 - Sviluppo di interfacce per la piattaforma di archiviazione Fedora Commons per la fruizione degli standard di catalogazione e di interoperabilità (ICCD, Dublin Core, RDF).
- 01/04/2017 **Analista in Sicurezza Informatica, Consulente Freelance**
31/12/2017 Validazione e progettazione di sistemi per l'Hardware Security:
- Configurazione di nodi per il Single Sign On basati su Kerberos e LDAP per Neo4j Graph Database.
 - Verifica della resistenza della piattaforma SEcubeTM ad attacchi Crittoanalitici.
 - Collaborazione con il Consorzio Interuniversitario Nazionale per l'Informatica (CINI).
- 01/05/2016 **Progettista di dispositivi Crittografici, LIRMM* - CNRS UM2, Montpellier (FR**
30/09/2016 34090), Visiting PhD
Ricerca in Progettazione di dispositivi Crittografici basati su nanotecnologie alternative al CMOS:
- Sviluppo di modelli per la simulazione di nanotecnologie.
 - Configurazione di ambienti di simulazione (Linux Workstation con NVIDIA GPU).
 - Analisi e validazione dei segnali ottenuti mediante algoritmi di Clustering e test statistici.
- *LIRMM - Laboratoire d'Informatique, de Robotique et de Microelectronique de Montpellier.

- 01/01/2014 **Borsista di Dottorato**, *Politecnico di Torino*, Torino, Borsa di Studio
- 30/04/2016 Attività di collaborazione e tutoraggio allievi del VLSI Group sotto la supervisione dei professori Mariagrazia Graziano, Marco Vacca e Maurizio Zamboni.
- 19/09/2013 **Analista dei sistemi Software e Architetture delle Base Dati**, *DYNAMIX Italia S.R.L.*, Torino (IT 10128), Ingegnere a Progetto
- 31/01/2014 Sviluppo di database a Grafo per l'archiviazione semantica dai dati:
- Analisi delle soluzioni offerte dai Graph Database e messa a punto dell'ambiente di sviluppo.
 - Formalizzazione dello schema sulla base delle informazioni raccolte dai catalogatori.
 - Implementazione del modulo ETL (programmazione in Java con TinkerPop Framework).
- 16/04/2012 **Architetto di Circuiti Crittografici**, *Laboratoire TIMA - CNRS UJF*, Grenoble
- 07/09/2012 (FR 38031), Tirocinio di Tesi
- Ricerca e sviluppo di nuove contromisure contro attacchi Side-Channel:
- Studio delle contromisure esistenti in letteratura.
 - Progettazione e sviluppo di un'architettura per il computo dell'Advanced Encryption Standard che modifica dinamicamente la propria aritmetica interna.
 - Validazione della contromisura realizzata mediante l'analisi dei dati ottenuti da un attacco di tipo side-channel.
- 09/2005 **Tecnico Informatico**, *Computer Warehouse Ltd*, Derry (UK BT48 8NA), Tirocinio
- 10/2005 Installazione di sistemi operativi uso desktop e programmi base. Assemblaggio PC. Progettazione di brochure, pieghevoli, cataloghi.
- 06/2005 **Contabile**, *LABINF S.p.A.*, Santhiá (IT 13048), Tirocinio
- 07/2005 Caricamento e elaborazione di dati, creazione di tabelle, preparazione di report, studio di macro per l'automazione degli archivi, con utilizzo di Microsoft Excel e Microsoft Access.
- 07/2004 **Contabile**, *Pubblica Assistenza Livornese*, Livorno Ferraris (IT 13046), Tirocinio
- 08/2004 Analisi e messa a punto del software gestionale "Master" prodotto dalla Robinson s.r.l.(Vigliano Biellese).

ISTRUZIONE

- 02/2014 **Dottorato di Ricerca in Electrical, Electronics and Communications Engineering**, *Scuola di Dottorato del Politecnico di Torino*, Torino
- 07/2017 Studi di ricerca in:
- Metodologie di design per sistemi di Micro e Nanocomputing.
 - Modellizzazione e simulazione di strutture nanomagnetiche.
 - Design di architetture aritmetiche per sistemi Nanoelettronici.
 - Studio di sistemi crittografici basati su tecnologie nanomagnetiche.
- in collaborazione con il VLSI Group sotto la supervisione dei professori Mariagrazia Graziano, Marco Vacca e Maurizio Zamboni.
- 09/2011 **Master di secondo livello in Crittografia e Sicurezza Informatica**, *Grenoble*
- 09/2012 *INP - ENSIMAG*, Grenoble, *Status ERASMUS*
- Embedded System Security (Design di sistemi digitali per la sicurezza).
 - Information Systems Security and Network Security.
 - Formal Verification of Security Protocols and Symmetric and Asymmetric Cryptography.

10/2010 **Laurea Magistrale in Software and Digital Systems**, *Politecnico di Torino*, Torino, 110/110 e Lode

- Software Engineering, Network Services, Data Base and Data Warehouse Technology.
- Embedded Systems (Specification, Simulation, Synthesis and Optimization of Digital Systems).
- System, Concurrent and Distributed Programming.

09/2006 **Laurea in Ingegneria Informatica**, *Politecnico di Torino*, Torino, 110/110 e Lode
06/2010 Livello ISCED 5A - 48

09/2001 **Istituto Tecnico Commerciale**, *ITCG Piero Calamandrei*, Crescentino (VC),
07/2006 100/100

Economia aziendale, Ragioneria, Amministrazione d'impresa, Diritto pubblico e privato, Macroeconomia e Scienze delle finanze.

LINGUE

Madrelingua Italiana (*) Quadro comune europeo di riferimento per la conoscenza delle lingue (QCER)

Lingua	Comprensione		Produzione Orale		Produzione Scritta
	Ascolto	Lettura	Interazione	Produzione	
Inglese	B2	C1	C1	B2	B2
Francese	C2	C2	C2	C1	B1

COMPETENZE E CAPACITÀ

Competenze Informatiche

Operating Systems Conoscenze avanzate di System Administration sia da Linea di comando che da GUI tools.

architecture UNIX like: Linux, OS X, BSD.

Microsoft Windows: Desktop OS family.

Programming Languages 2 anni di esperienza da sviluppatore Java.

Procedural e Object Languages: Java, C#, Perl, Python, C, Visual Basic, C++, Pascal.

Scripting e Functional Languages: VHDL, Scripting Bash, MATLAB, SQL, PLSQL, HTML.

CAD e EDA Software Eclipse, Sigasi HDL, Modelsim, Xilinx ISE, conoscenze base di Nanosim, Cadence Design Vision, Synopsis Design Compiler e National Instruments LabVIEW.

Hardware 2 anni di esperienza in Micro e Nanoelettronica.

Digital Circuit Design: FPGA, Microprocessor, Microcontroller, VHDL e Verilog specification.

Protocolli e Dispositivi di Rete: 802.3 Ethernet, 802.11, IPv4, IPv6, VPN, Switching e Routing Infrastructure.

Functional Analysis	<p>Ottime competenze analitiche sull'usabilità dei sistemi ICT e Rappresentazione semantica dell'informazione.</p> <p><i>Hardware e Software per l'accessibilità</i> "Smart Campus accessibile" IBM Italia project.</p> <p><i>Data Modeling</i>: Modello di rappresentazione dell'informazione nei progetti ABACVM and NANOcom.</p> <p><i>ER e NoSQL Database</i> MySQL, Oracle, TitanDB, Neo4j, OrientDB e Tinkerpop Graph Framework.</p> <p><i>Data Warehousing e ETL</i>: Conoscenze Base di Rapidminer.</p>
Office Suite	<p>European Computer Driving Licence (ECDL).</p> <p><i>Word Processor</i>: \LaTeX, Libre Office and Microsoft Office.</p> <p><i>Funzionalità avanzate degli Spreadsheet</i>: Macro, Reports, data processing usando MATLAB e altri linguaggi di scripting.</p>
	Capacità comunicative
Mentoring e Revisione dei Progetti	Consulenza e Valutazione degli studenti del corso di "Microelectronic Systems" dal 2014 al 2016
Internship Tutoring	Coordinamento dei tesisti del VLSI Lab.

PREMI E RICONOSCIMENTI

- 2009 "Smart Campus accessibile" IBM Italia Scholarship - Politecnico di Torino
- 2016 "Young Researcher Prize" 11th IEEE Nanotechnology Materials and Devices Conference - Toulouse

PUBBLICAZIONI

- M. Bollo and P. Maistri. Composite fields against side channel analysis for the advanced encryption standard. In *2014 21st IEEE International Conference on Electronics, Circuits and Systems (ICECS)*, pages 542–545, Dec 2014.
- M. Bollo, G. Santoro, U. Garlando, and M. Zamboni. Nanocom: A mosaic approach for nanoelectronic circuits design. In *2017 12th International Conference on Design Technology of Integrated Systems In Nanoscale Era (DTIS)*, pages 1–6, April 2017.
- M. Bollo, G. Turvani, M. Zamboni, J. Das, S. Bhanja, and M. Graziano. Design of nml circuits based on m-ram. In *2015 IEEE 15th International Conference on Nanotechnology (IEEE-NANO)*, pages 1339–1342, July 2015.
- L. Gnoli, M. Bollo, M. Vacca, M. Graziano, and G. D. Natale. True random number generator based on nanomagnets. In *2016 IEEE Nanotechnology Materials and Devices Conference (NMDC)*, pages 1–2, Oct 2016.

T. Y. Melesse, M. Bollo, V. Di Pasquale, F. Centro, and S. Riemma. Machine learning-based digital twin for monitoring fruit quality evolution. *Procedia Computer Science*, 200:13–20, 03 2022.

T. Y. Melesse, M. Bollo, V. Di Pasquale, and S. Riemma. Digital twin for inventory planning of fresh produce. *IFAC-PapersOnLine*, 55:2743–2748, 10 2022.

G. Turvani, M. Bollo, M. Vacca, F. Cairo, M. Zamboni, and M. Graziano. Design of mram based magnetic logic circuits. *IEEE Transactions on Nanotechnology*, PP(99):1–1, 2017.

G. Turvani, A. Tohti, M. Bollo, F. Riente, M. Vacca, M. Graziano, and M. Zamboni. Physical design and testing of nano magnetic architectures. In *2014 9th IEEE International Conference on Design Technology of Integrated Systems in Nanoscale Era (DTIS)*, pages 1–6, May 2014.

ALTRE INFORMAZIONI

In conformità al D.Lgs no. 68/99, dichiaro di essere beneficiario del trattamento riservato alle liste per il Collocamento Mirato delle Categorie Protette.

In conformità all'Art. 13 del D.Lgs 196/2003, Autorizzo il trattamento dei dati personali contenuti nel mio curriculum vitae.

Matteo Bollo

10 ottobre 2023

